

## **Développement d'une architecture reconfigurable pour transformée de Fourier rapide**

### **RESUME DE LA THESE**

Ce manuscrit traite du développement d'une architecture de Transformée de Fourier Rapide (TFR) reconfigurable pouvant répondre à la plupart des besoins nécessaires aux systèmes de communications numériques employant les modulations multi porteuses de type OFDM

Le premier chapitre rappelle que la théorie du signal OFDM de base implique l'utilisation d'une Transformée de Fourier Discrète Inverse (TFDI) à l'émission et d'une Transformée de Fourier Discrète Directe (TFD) en réception. Cette opération constitue une des plus importantes complexités de réalisation matérielle donnant ainsi une importance évidente à son optimisation. Ce chapitre met également en avant le fait que bon nombre d'évolutions de ce type de modulation impliquent l'utilisation de TFD supplémentaires.

Le second chapitre a pour but d'apporter une exploration non exhaustive des architectures existantes capable de traiter ces opérations. Des généralités sur les concepts architecturaux sont alors présentées ainsi que les différentes possibilités en matière de reconfiguration de ces dernières. Ainsi différentes architectures existantes sont classifiées selon le type d'algorithme de TFR qu'elles sont capables de traiter mais également selon leur possibilité de reconfiguration.

Le troisième chapitre traite quant à lui des deux algorithmes de TFR qui sont exploitables par l'architecture proposée. Après une revue de quelques principaux algorithmes et leur classification, les deux algorithmes du Radix et de Winograd (Winograd Fourier Transform Algorithm WFTA) sont étudiés en profondeur. Cette étude montre alors qu'une combinaison astucieuse de ces deux algorithmes permet de traiter un grand ensemble possible de tailles de TFR.

Le chapitre quatre présente l'architecture proposée, principale contribution de cette thèse. Cette architecture s'articule autour de trois principaux éléments : le papillon reconfigurable, l'application des coefficients de rotation et les mémoires nécessaires au stockage des données. Deux propositions de configuration sont proposées permettant d'optimiser l'architecture en termes de débit ou de ressources utilisées. Le contrôle de ces éléments est également présenté afin de permettre son implantation matérielle.

Le chapitre suivant traite de la représentation des nombres au sein de l'architecture proposée. Après avoir présenté les représentations les plus courantes que sont la représentation en virgule fixe et celle en virgule flottante, l'étude de la représentation des nombres au sein de l'architecture est présentée en virgule fixe. Cette étude conduit alors à des résultats de simulation sur les performances atteignables par l'architecture en terme de Rapport Signal sur Bruit de Quantification (RSBQ).

Le dernier chapitre traite de l'application de cette architecture dans le contexte de Télévision Numérique Terrestre (TNT). On rappelle pour les trois standards de diffusion de la TNT que sont DMB-T, ISDB-T et DVB-T les décompositions possibles conduisant à l'estimation des ressources nécessaires. Après quoi l'étude des contraintes temporelles liées au contexte de diffusion (donc temps réel) permettra de définir la fréquence minimale nécessaire au bon fonctionnement de l'architecture.

Enfin une conclusion générale résumera les avantages et inconvénients de la solution proposée. Elle permettra également de recenser quelques ouvertures possibles à ces travaux.